

2019 年度“芯片、软件与计算”（芯片类） 重大科技专项申报指南

本专项以国家战略和广东产业发展需求为牵引，瞄准国际前沿，研发产业重大技术，掌握自主知识产权，制定产业技术标准，取得若干标志性成果。按照项目实施方案，“芯片、软件与计算”重大专项先期启动 2019 年度“芯片类”指南项目，内容包括大规模集成电路、功率器件、射频器件及智能传感器等；“软件和计算”类项目指南另行发布。

一、项目内容

专题一：高端通用芯片设计关键技术与产品研发（专题编号：0140）

（一）研究内容。

以提升广东省高端通用芯片工程化设计水平为目标，攻克纳米集成电路设计方法，开发具有自主知识产权的电子设计自动化（EDA）工具，推广应用至 5G 移动终端、智能视频识别、信息安全、汽车电子、存储等具体高端热点芯片产品，实现创新引领。开展超大规模集成电路设计方法学研究，突破多 IP 系统集成与测试、时延驱动逻辑设计、时序仿真、低功耗设计与可测性设计技术，在兼顾容错、可测性、可靠性等设计需求下，提出面向设计复用的纳米集成电路设计方

法；针对超大规模数字集成电路，提出高层次综合、动态时序优化等算法，构建异构多核动态资源分配方法，开发具有自主知识产权的电子设计自动化（EDA）工具，满足片上系统的设计、仿真与验证需求。重点突破微处理器多核协同及可重构架构等关键技术，支撑研制低功耗高性能移动终端 SoC 芯片。重点突破多频段、多通道、高集成度、超低功耗数模混合芯片设计方法，提出具有波束赋形等功能的射频芯片新型架构，支撑研制 5G 基带与射频芯片。重点突破“目标-事件”融合感知与压缩运算技术，提出高效能神经网络加速单元与软硬件协同计算架构，支撑研制智能视频识别芯片。重点突破快速图像处理、智能识别与伺服控制技术，支撑研制高可靠汽车智能辅助驾驶芯片。重点突破信息安全动态防御与攻击感知技术，提出高稳定、高可靠的物理不可克隆单元结构，支撑研制具有侧信道防护的安全芯片。重点突破全硬件化错误检查、纠正与加解密技术，支撑研制固态存储核心控制芯片。

通过本项目的实施，提升我省集成电路设计能力，培育一批国内领先、具有产品开发和市场拓展能力的芯片设计团队。

（二）考核指标。

项目主要成果应为芯片产品的设计方法、设计工具以及支撑其设计能力过程的研究成果，以下列出的行业方向、具

体产品类型及技术性能指标仅作为项目实施中具体结合产品的技术水平判定，申报时选择的具体产品类型不局限以下3-7所列类型，但项目内容组织方式、技术水平和要求必须与指南相符。本专题完成时应覆盖考核指标1、2及目标产品四种以上。

1. 突破14nm或更先进工艺节点的纳米集成电路设计技术，提出面向设计复用的纳米集成电路设计方法与规范，形成纳米集成电路规范化设计流程，并在典型产品中取得应用与推广，整体水平国内领先。

2. 开发具有自主知识产权的EDA工具，满足纳米数字芯片的高层次综合、仿真与验证需求；与国外主流EDA软件相兼容，可直接连接Cadence、Synopsys等软件进行后续设计、验证与分析；相关软件推广应用至不少于10家芯片设计企业，开发一批IP核和PDK，整体水平国内领先。

3. 支撑5G移动终端芯片的研制，实现采用先进制程工艺的中央处理器、图形处理器、基带芯片和射频芯片；中央处理器主频超过1.5 GHz；图形处理器运算速率超过250 GFlops；支持LPDDR 4X、2.4/5GHz双频WiFi、蓝牙5.0；基带芯片和射频芯片支持主流的Sub-6G低频频段与28 GHz高频毫米波频段，支持3GPP 5G NR R16版本标准，最高下载速度1.6 Gbps，最大上传速率150 Mbps。整体水平国内领先，技术指标达到国际主流产品水平。

4. 支撑智能视频识别芯片的研制，支持 AVS2/H265/SVAC 等主流标准的视频编码及基于视频结构化信息引导的动态码率控制；支持人脸识别，识别准确率 99% 以上（基于标准测试数据集）；能同时支持 10 种类别的目标定位和种类识别整体水平国内领先，技术指标达到国际主流产品水平。

5. 支撑信息安全芯片的研制，实现物理不可克隆单元位数大于 256bit，支持国际 RSA、DES/3DES、AES 算法和国密算法体系；具有基于硬件的软件流程保护机制，整体水平国内领先，技术指标达到国际主流产品水平，通过 EAL5+ 芯片安全认证。

6. 支撑汽车智能辅助驾驶芯片的研制，满足 AEC-Q100 grade3 标准。支持高级辅助驾驶 ADAS 算法的硬件（EVE）加速，目标检测时间小于 100 ms。可实现多路高清摄像输入，并支持 H.265/AVS2 主流标准的硬件编码压缩。整体水平国内领先，技术指标达到国际主流产品水平。

7. 支撑固态存储控制芯片的研制，实现全硬件化 ECC、LDPC 算法，支持 SATA3.1/PCIE；支持最新制程的 64/72/96 层 TLC/QLC 3D 闪存，连续读取速度最小 560M/s、连续写入速度最小 350M/s，随机读取速度 100K IOPS，随机写入速度 90K IOPS；支持 ONFI/Toggle DDR 接口；内置高性能双核处理器；具备内置电源管理，内置 AES 数据安全算法，支

持端到端数据保护、温度保护和低功耗模式；整体水平国内领先，技术指标达到国际主流产品水平。

8. 申请国家发明专利 20 件以上，PCT 专利 5 件以上；开发 IP 核和 PDK 等 10 个以上，并在上述 4 种以上芯片中取得示范应用。

（三）申报要求和额度

1. 要求产学研联合申报，项目牵头单位应整合或引进国内外相关领域的优势创新团队，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为 5000 万元左右/项。

3. 项目实施期为 3-4 年，项目市场需求明确，成果产业化原则上须在广东省境内。

专题二：新一代卫星通信与北斗全球系统导航核心芯片研发与产业化（专题编号：0141）

（一）研究内容。

针对卫星通信、卫星导航应用领域核心芯片，开展从卫星信号接收链路到发射链路的全通路芯片研究，突破宽带低噪声射频接收、多频段多频点上下变频处理、卫通卫导兼容数字信号处理、高灵敏度数字信号处理、阵列信号抗干扰数字处理等一系列核心技术；针对我国研发的高轨卫星通信与

北斗卫星导航系统终端产品体积大、功耗高的现状，提出卫星通信导航一体化芯片设计与系统实现方案，从顶层设计入手解决好系统指标分配、频率规划、接口规范等问题，开发出面向军民两用、具有知识产权的高性能芯片族。重点突破宽带低噪声设计、快速低相噪锁相设计技术，研制多通道高隔离宽带射频收发专用芯片。重点突破异构微组装工艺技术，研制射频前端微系统集成芯片。重点突破卫星信号高灵敏度捕获跟踪技术，提出多系统兼容互操作架构，研制卫星通信导航基带信号处理芯片。重点突破多阵列天线信号处理技术，提出自适应抗干扰波束赋形技术架构，研制高性能卫星阵列信号处理专用芯片。所研发芯片应通过第三方权威机构的检测与认证，在军民通信与导航等具体产品上取得规模化应用与推广。

通过本项目的实施，提升我省卫星通信导航一体化集成电路设计能力，研制和突破一批具有广泛应用价值和知识产权的高端/特色芯片产品。

（二） 考核指标。

项目中考核指标列出的行业方向、具体产品类型及技术性能指标仅作为申报时的重要参考，申报时可以依承担团队实际情况组织，但项目内容组织方式、技术水平和要求必须与指南相符。本专题完成时应覆盖目标产品 3 种以上。

1. 采用 40nm 或更先进工艺节点的集成电路工艺完成基

带芯片研发，采用 65nm 或更先进的工艺技术完成射频芯片研发，采用高阶集成封装技术实现卫星通信导航射频前端微系统集成。在军民通信与导航等具体产品中取得规模化应用与推广，整体水平国内领先。

2. 研制卫星通信导航宽带射频收发芯片，包括高频宽带射频前端、宽带高速低噪声 ADC、快速锁定低相噪的 PLL 等；支持高轨卫星通信收发，支持北斗全球体制信号的接收。同时支持卫星通信收发信道及卫星导航信道。频率范围：700MHz-3GHz，通带带宽支持 $\pm 200\text{KHz} \sim \pm 40\text{MHz}$ ，1GHz 以下噪声系数不大于 4dB，2GHz 以下噪声系数不大于 5dB，集成 12 位高性能 ADC，集成滤波器。

3. 研制卫星通信导航射频前端系统 MMIC。完成异型异构微系统集成技术研究，解决小芯片微组装集成电路的中遇到的热设计、电磁兼容、异质材料集成设计等技术问题，集成低噪放、耦合器、滤波器、功放等射频前端电路。卫星通信导航射频前端系统体积相较分立器件方案体积降低 75% 以上，功耗降低 30%；噪声系数： $\leq 2\text{dB}$ @最大增益；干扰频率为信道范围内的任意 CW，功率为 -55dBm 信号阻塞时，接收通道噪声系数 $\leq 5\text{dB}$ 。

4. 研制卫星通信导航一体化基带芯片，支持典型卫星通信系统信号收发，支持北斗系统 RNSS/RDSS 全部信号和 GNSS 兼容互操作信号接收处理，解决卫星通信导航基带深

度融合设计问题，处理器主频不少于 1GHz，接收通道数量不少于 350 路，集成 LDPC、Turbo、Viterbi 等编译码器模块，GNSS 信号捕获灵敏度优于 -140dBm，跟踪灵敏度优于 -150dBm。

5. 研制多波束阵列信号处理芯片，可同时接收 8 路以上卫星通信或卫星导航中频信号，实现多阵元卫星导航抗干扰和卫星通信相控阵处理，攻克自适应调零、自适应校准技术、多波束合成等关键技术。卫星信号抗干扰支持带宽不小于 20MHz，抗干扰能力不小于 90dBc，卫星通信相控阵处理支持指向精度不大于 2 度。

6. 本专题产出专利和论文等仅作自主知识产权证明和成果参考，要求所研发芯片通过第三方权威机构的检测与认证；芯片模块及终端产品产值不低于 2 亿元，并形成企业生产标准。

(三) 申报要求和额度

1. 具有广泛应用基础、投资和研发能力的龙头企业牵头申报，项目牵头单位应整合或引进国内外相关领域的优势创新团队，产学研联合，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为 3000 万元左右/项。

3. 项目实施期为 3-4 年，项目市场需求明确，成果产业化原则上须在广东省境内。

专题三：物联网芯片优化升级关键技术与产品研发 (专题编号：0142)

(一) 研究内容。

面向智慧城市、物联网、智能交通、智能家居等市场成熟的重点领域，以推动现有消费类电子通用芯片优化、升级为目标，突破智能感知、数据采集、数据传输、数据分析等关键技术，开发低成本、低功耗、可重构的物联网芯片。重点研究超低功耗蓝牙 5.0 技术，采用“CPU+DSP”双核架构，结合音频解码技术，研制超低功耗物联网蓝牙芯片。重点研究低功耗射频收发与低功耗系统控制技术，研制窄带物联网通信芯片，实现网络接入与数据通讯；研制可空口升级的全集成窄带物联网射频芯片，可以软件升级支持标准新频段；结合导航定位系统，满足室内外无缝定位衔接需求。重点研究双核微处理器架构、内置安全性设计与内置 AD/DA 设计方法，研制物联网处理器芯片，满足多种物联网应用连接需求。重点研究短距离高频无线通信技术，研制近距离无线通信射频芯片，满足手机 NFC、金融 IC 卡、二代居民身份证等读写应用需求。

通过本项目的实施，推动我省消费类电子通用芯片的优化、转型与升级，进一步扩大其市场优势与市场竞争力，力争取得良好的经济效益。

（二）考核指标。

项目中考核指标列出的行业方向、具体产品类型及技术性能指标仅作为申报时的重要参考，申报时可以依承担团队实际情况组织，但项目内容组织方式、技术水平和要求必须与指南相符。本专题完成时应覆盖目标产品 3 种以上。

1. 研制物联网蓝牙芯片，支持蓝牙 2.1/4.2/5.0 标准及其演进，支持 TWS 无线音频技术，具有主动降噪、音频广播等功能。内置不少于 4M bit 闪存。采用“CPU+DSP”双核架构，集成 32 位中央处理器内核，主频不低于 200 MHz；集成独立供电、32 位浮点数字信号处理器，主频不低于 300 MHz。支持网络传输主流音频格式的实时编解码，蓝牙 5 通信距离超过 500 米，蓝牙音频整机运行功耗不高于 40 mW。芯片整体水平国内领先，技术指标达到国际主流产品水平，芯片年销售 1 亿颗以上，并形成企业生产标准。

2. 研制窄带物联网通信芯片，支持 3GPP R13 等标准规范，覆盖 450MHz-2.1GHz 全频段；芯片接收模块功耗不大于 50 mW，发送模块功耗不大于 390 mW@20dbm；芯片整体待机功耗不大于 100 mW。芯片整体水平国内领先，技术指标达到国际主流产品水平，芯片年销售 100 万颗以上，并形成企业生产标准。

3. 研制窄带物联网射频前端芯片，支持 NB-IoT 标准、协议及其演进，可通过 MIPI 接口实现软件调节频率和输出

功率，2.5V 低压工作下功率不低于 23dBm, 1.8V 超低压工作下功率不低于 20dBm，EVM 不高于 8%，覆盖 660MHz-2.1GHz 频率范围整体水平国内领先，技术指标达到国际主流产品水平，芯片年销售 500 万颗以上，并形成企业生产标准。

4. 研制物联网处理器芯片，主频超过 200 MHz，支持数字信号处理和浮点运算，支持 RT-Thread 物联网操作系统。芯片内置 ADC/DAC、比较器和运算放大器，支持安全启动、加解密引擎；支持 100M/10M 以太网协议、CAN 2.0B 现场总线协议、RS485 和 RS232、ISO7816 协议等。芯片整体技术指标达到国际同类主流产品水平，芯片年销售 1000 万颗以上，并形成企业生产标准。

5. 研制近距离无线通信芯片，支持高速传输速率，最高波特率为 424 kbps；操作距离可达 40mm；支持 5V/3.3V/1.8V 卡片的读写。整体水平国内领先，技术指标达到国际主流产品水平，芯片年销售 1000 万颗以上，并形成企业生产标准。

6. 本专题产出专利和论文等仅作自主知识产权证明和成果参考，项目成果必须聚焦于芯片产品研发、应用与推广，所研制产品应通过第三方权威机构的检测与认证。

(三) 申报要求和额度

1. 具有整合能力和研究能力的企业牵头申报，项目牵头

单位应整合或引进国内外相关领域的优势创新团队，产学研联合，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为3000万元左右/项。

3. 项目实施期为3-4年，项目市场需求明确，成果产业化原则上须在广东省境内。

专题四：大型装置中高性能电子元器件研发及产业化 (专题编号：0143)

(一) 研究内容。

通讯基站、智能电网、工业控制、新能源汽车、轨道交通、空调系统等装置中大量使用的大功率开关器件(IGBT)、模数数据转换器件(ADC/DAC)、电源管理器、大功率射频模块/芯片等是硬件电路中最核心的部件，对整机成本与性能具有决定性作用。本专题拟以装置中使用的高性能电子元器件开展研发攻关，形成知识产权的关键技术及产品。

突破 IGBT 可靠性技术，建立全套过程控制和缺陷控制监控体系，实现通用领域 IGBT 芯片量产和应用。模数数据转换器件(ADC/DAC)突破创新架构和多路交织技术、自动校准技术，争取在关键 IP 核实现知识产权突破。移动通信基站突破大功率射频功率放大器(PA)、低噪声放大器(LNA)、集成 VCO 的射频锁相环芯片、射频可变增益放大器设计与制造实现应用。电源管理芯片突破精密基准技

术、高响应高可靠性控制技术、噪声和纹波抑制技术，满足通用和专用场合使用，提高芯片应用水平。

通过本项目的实施，鼓励具有广泛产业化基础、良好投资实力和研发能力的大企业发挥自身的应用优势，瞄准最核心部件开展研发，进一步提升市场竞争力。

(二) 考核指标。

项目中考核指标列出的行业方向、具体产品类型及技术性能指标仅作为申报时的重要参考，申报时可以依承担团队实际情况组织，但项目内容组织方式、技术水平和要求必须与指南相符。本专题选择一个产品方向并完成相应考核指标。

1. 通信基站射频专用芯片。

大功率射频功率放大器（PA）：3.5Ghz 工作频段下，平均输出功率 37dBm，增益不小于 28dB，饱和功率不小于 46dBm，信号带宽 200Mhz，效率 42% @37dBm；集成 VCO 的射频锁相环芯片：支持频段 25Mhz—6Ghz，噪声系数满足 $-86\text{dBc} / \text{Hz}@10\text{KHz}$ ， $-116\text{dBc} / \text{Hz}@100\text{KHz}$ ， $-141\text{dBc} / \text{Hz}@1\text{MHz}$ ；射频可变增益放大器：支持频段 400Mhz—6Ghz，增益不小于 13dB，增益控制范围 31.5dB。项目建设期内达成芯片示范应用，技术指标达到国际主流产品水平，形成企业生产标准。

2. 新能源汽车驱动及其充电桩专用芯片。

驱动器硅基功率模块：750V/1200V，600A-800A IGBT 三相(6 in 1); 驱动用碳化硅功率模块:1200V/400A,DC 最大电压 850V,三相 (6 in 1) ;电桩专用功率器件：硅基 MOSFET 650V/60A ;碳化硅 MOSFET 1200V/80A,RDS(ON)=30mΩ。项目建设期内达成芯片示范应用，技术指标达到国际主流产品水平，形成企业生产标准。

3. 空调系统专用芯片。

变频空调用 IGBT (600V/40A)、FRD(600V/30A; 32 位专用 MCU 控制芯片及 IPM 模块开发，功率器件可靠性指标满足 JESD22 标准相关要求。项目建设期内实现 50 万台套芯片的变频空调示范应用，技术指标达到国际主流产品水平。

4. 本专题产出专利和论文等仅作自主知识产权证明和成果参考，项目成果必须聚焦于芯片产品研发、应用与推广，所研制产品应通过第三方权威机构的检测与认证。

(三) 申报要求和额度

1. 具有广泛应用基础、投资和研发能力的龙头企业牵头申报，项目牵头单位应整合或引进国内外相关领域的优势创新团队，产学研联合，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为 3000 万元左右/项。

3. 项目实施期为 3-4 年，项目市场需求明确，成果产业

化原则上须在广东省境内。

专题五：芯片制造设备核心部件研发及制造（专题编号：0144）

（一） 研究内容。

以半导体产业核心装备/部件研发、提升我省基础制造水平为目标，开展半导体生产设备物理方案研究，工程方案设计、核心部件原理样机研制及测试等。针对半导体设备核心部件研制过程中遇到的瓶颈，提出半导体设备核心部件的系统实现方案，从顶层设计入手，开展研发及关键技术攻关工作，形成具有知识产权的关键技术及产品。

重点突破 20-14nm 晶圆高精度膜厚测量设备关键技术，开展光谱椭偏和反射光谱多模式集成测量技术研究，研制具备知识产权的膜厚测量设备。重点突破射频电源及微波电源生产技术，研制适用于半导体生产的等离子刻蚀及薄膜工艺的大功率脉冲射频电源及微波电源。重点突破二维超精密平面位移感知系统的关键技术，开展平面位移感知器件制造装备及成套工艺技术攻关，适用于 28nm 以下光刻机超精密工作台位置的测量。重点突破分子束外延（MBE）装备关键技术，开展具有知识产权的多功能分子束外延材料外延工艺探索，突破多腔体高性能 MBE 系统的设计和制造。重点突破 SiC 器件激光退火设备关键技术，通过对退火深度、激光波长、光斑尺寸、薄片传输技术的分析和数值仿真,制备出具有

知识产权、面向 IGBT 和 SiC 基芯片的新型激光退火装备。

通过本专项的实施，提升我省半导体设备核心部件研发及制造能力，培育一批国内领先、具有产品开发和市场拓展能力的研发团队。

（二）考核指标。

项目中考核指标列出的行业方向、具体产品类型及技术性能指标仅作为申报时的重要参考，申报时可以依承担团队实际情况组织，但项目内容组织方式、技术水平和要求必须与指南相符。本专题完成时应覆盖考核目标产品/装备/关键部件 4 种以上。

1. 研制具备光谱反射和光谱椭圆两种模式的膜厚量测设备。在光谱反射模式下，光谱范围为 240 nm-800 nm，支持 $\phi 300$ mm 晶圆测量，测量速度大于 60 片/小时；准确度 $\pm 3\text{\AA}$ （3nm-30nm）， $\pm 0.3\%$ （30nm-1 μm ），重复性小于 1 \AA （3nm-30nm）。在光谱椭圆模式下，光谱范围为 240 nm-800 nm，支持 $\phi 300$ mm 晶圆测量，测量速度大于 18 片/小时；准确度 $\pm 1\text{\AA}$ （1nm-30nm）， $\pm 0.3\%$ (30nm-1 μm)；重复性小于 0.5 \AA (0-20nm)，折射率精度 0.004。

2. 研制 2MHz、60MHz、400KHz 射频电源和 2.45GHz 微波电源样机。射频及微波电源频率精度偏差 $< 0.1\%$ of set point，功率精度偏差： $< 1\%$ of set point，功率输出不匹配：1.5:1（VSWA at 6KW）；功率剧增 < 300 微秒。谐波输出/失

真: -40 dBc, 最大值; 杂散输出 (Spurious Output): -30 dBc;
射频稳定性: 对于操作限制范围内的任何负载, 无条件稳定。
通过客户端技术验收 (包括国外企业验收)。

3. 研制二维超精密平面位移感知系统, 整体水平国内领先。二维超精密平面位移感知系统尺寸为 $200\text{mm} \times 200\text{mm} \times 10\text{mm}$, 分辨率 1nm , 热膨胀系数: $2 \times 10^{-8} / \text{K}$ 。平面位移感知器件, 刻线间距 833.3nm , 刻线间距不一致性 $\leq 41.7\text{nm} @ 833.3\text{nm}$, S 偏振效率 $\geq 20\%$, P 偏振效率 $\geq 20\%$, 偏振效率不均衡性 $\leq 5\%$, 面型精度 $\leq \lambda/2$ 。

4. 研制尺蠖式压电陶瓷执行器原理样机, 满足浸没式光刻机投影物镜可动机构需求; 行程 $\geq 2\text{mm}$, 最小步长 $\leq 1.5\text{nm}$, 驱动力 $\geq 15\text{N}$, 驱动频率 $\geq 1.5\text{kHz}$, 发热量 $< 10\text{mW}$; 产品填补国内空白, 技术指标达到国外主流产品水平。研制高精度光栅尺位移传感器样机, 满足物镜可动机构需求; 量程 $\geq 0.5\text{mm}$, 分辨率 $\leq 0.15\text{nm}$, 栅距均匀性 $\leq 30\text{nm}$; 技术指标达到国外主流产品水平。

5. 研制分子束外延装备, 实现 4 英寸外延片的外延生长。温控范围, 室温 $\sim 1300^\circ\text{C}$, 温度控制安全可靠, 能够达到 $10\text{-}11\text{Torr}$ 的超高真空。制备 GaN 材料, 生长速率 $0.1 \sim 3\mu\text{m/h}$ 。

6. 研制 SiC 器件激光退火设备, 退火深度在 $7\mu\text{m}$ 以上, 硼、磷注入激活率超过 60% , 处理后的 SiC 芯片的欧姆接触

达到 $1E-6 \text{ ohm/cm}^2$ ，每小时处理 8 英寸 IGBT 或 4 英寸 SiC 基晶圆 12 片以上。

7. 引进 3 个以上国内外顶尖团队。

8. 本专题产出的专利和论文等仅作自主知识产权证明和成果参考，项目成果必须聚焦于产品研发、应用与推广，所研制产品应通过第三方权威机构的检测与认证并有示范应用。

(三) 申报要求和额度

1. 鼓励具有整合能力的机构或企业牵头申报，项目牵头单位应整合或引进国内外相关领域的优势创新团队，产学研联合，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为 5000 万元左右/项。

3. 项目实施期为 3-4 年，项目市场需求明确，成果产业化原则上须在广东省境内。

专题六：高端芯片可靠性与可信任性评价分析关键技术 (专题编号：0145)

(一) 研究内容。

以提高 CPU、存储器、FPGA 等为代表高端芯片的可制造性、可靠性、安全性为目标，开展高端芯片安全可靠综合分析 & 保证技术研究。针对设计环节，在分析并获取芯片版图等核心设计信息、避开知识产权陷阱的需求下，开展高端

芯片知识产权分析研究，重点突破芯片竞争性分析技术、专利相关性分析技术，形成集成芯片物理分析、版图分析、电路分析、功能分析、系统分析、工艺分析、集成电路布图相似度分析、工艺和结构相似度分析的知识产权分析能力。针对制造环节，在良率和可靠性控制需求下，研究 PVT（电压、温度和工艺参数）波动对路径时延的影响，提出集成电路偏差物理模型，保障集成电路设计和制造的一致性。针对使用环节，重点突破高端芯片功能完整性、信息保密性检测技术，突破可靠性问题实时分析与诊断、可靠性检测分析技术，提高集成电路的固有可靠性，实现高端芯片典型失效机理、失效模式的特征提取及分析，确保高端芯片的安全可靠水平。在此基础上，进行基于可靠性的设计及优化，在典型产品上进行应用验证。

通过本项目的实施，建立满足高端芯片设计、制造、使用要求的产品可靠性综合分析与保证技术平台，形成面向我省高端芯片企业的综合保障技术服务能力，提高高端芯片产品的质量和技术水平。

（二） 考核指标。

项目中考核指标列出的行业方向、具体产品类型及技术性能指标仅作为申报时的重要参考，申报时可以依承担团队实际情况组织，但项目内容组织方式、技术水平和要求必须与指南相符。本专题完成时应覆盖所有考核指标。

1. 突破集成电路知识产权分析技术，先进的集成电路知识产权分析软件能力包括图像连续采集、精细化处理、智能识别，同层拼接准确率、层间对准准确率 90%以上。

2. 提出集成电路偏差物理模型，覆盖电压波动、工艺波动和温度波动等典型问题，构建 5 种以上典型单元器件的标准时延与抖动库；对 5 个典型工艺节点的标准工艺线进行摸底分析与评价，给出主要失效机理 0.1% 累计失效概率下的寿命评价方法，以及 60% 置信度下的寿命时间。

3. 可靠性分析能力覆盖 7nm 纳米以上兼容工艺，覆盖不少于 30 种失效模式和机理，安全后门检出率 90%以上。

4. 开发集成电路知识产权分析软件，提出标准工艺线质量与可靠性评价模型与评价规范，建立高端芯片的可靠性分析平台及安全可信测试系统，技术成果在以高端 CPU、存储器、FPGA 等为代表的典型高端芯片产品上实现应用并产业化，服务集成电路企业不少于 20 家。申请国家发明专利 20 件以上，发表高水平论文 15 篇以上。

(三) 申报要求和额度

1. 要求具备芯片相关测试资质和分析能力的单位牵头申报，项目牵头单位应整合或引进国内外相关领域的优势创新团队，产学研联合，集中力量联合攻关。

2. 项目采用竞争性评审、无偿资助方式。支持强度为 3000 万元左右/项。

3. 项目实施期为 3-4 年，项目市场需求明确，成果产业化必须在广东省境内。